



(19) 대한민국 지식재산청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2026년02월05일
 (11) 등록번호 10-2923948
 (24) 등록일자 2026년02월03일

(51) 국제특허분류(Int. Cl.)
 H10D 30/67 (2025.01) H10D 48/00 (2025.01)
 H10D 64/27 (2025.01)
 (52) CPC특허분류
 H10D 30/6755 (2025.01)
 H10D 30/673 (2025.01)
 (21) 출원번호 10-2024-0178082
 (22) 출원일자 2024년12월04일
 심사청구일자 2024년12월04일
 (56) 선행기술조사문헌
 KR1020220020508 A*
 (뒷면에 계속)

(73) 특허권자
 충북대학교 산학협력단
 충청북도 청주시 서원구 충대로 1 (개신동)
 (72) 발명자
 김성진
 경기도 안양시 만안구 경수대로 1193, 104동 110
 1호 (석수동, 석수대림아파트)
 이재윤
 충청북도 청주시 서원구 성봉로220번길 47-4, 2동
 204호(해가득한집)
 (74) 대리인
 김정현

전체 청구항 수 : 총 1 항

심사관 : 윤광준

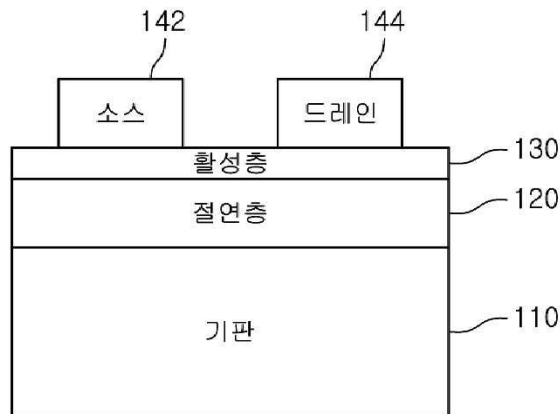
(54) 발명의 명칭 **포커스드 플라즈마를 이용하여 처리된 용액 공정 산화 인듐 박막 트랜지스터**

(57) 요약

본 발명은 용액 공정 산화 인듐 박막 트랜지스터에 관한 것으로서, 하부 게이트 전극의 기능을 포함하는 기판, 상기 기판 상에 형성된 절연층, 상기 절연층 상에 용액 공정을 통해 산화 인듐 박막으로 형성된 활성층 및 상기 활성층 상에 소스 전극과 드레인 전극을 포함하여 형성된 상부 전극을 포함하되, 상기 활성층의 표면에 포커스드 플라즈마 처리 공정을 실시하여 표면 처리된 용액 공정 산화 인듐 박막 트랜지스터에 관한 것이다.

본 발명에 의하면, 용액공정 산화 인듐 박막 트랜지스터 제조 공정에 있어서, 활성층 표면에 포커스드 플라즈마 처리를 함으로써, 산화 인듐 박막의 전기적, 표면적 성능을 향상시킬 수 있는 효과가 있다.

대표도 - 도1



(52) CPC특허분류
H10D 99/00 (2025.01)

(56) 선행기술조사문헌
US20150053966 A1*
US20150087110 A1
KR1020230148589 A
KR1020190078913 A
*는 심사관에 의하여 인용된 문헌

이 발명을 지원한 국가연구개발사업

과제고유번호 2710007822
과제번호 I1201462
부처명 과학기술정보통신부
과제관리(전문)기관명 정보통신기획평가원
연구사업명 디지털기술선도핵심인재양성(R&D)
연구과제명 Grand ICT 연구센터(충북대)
과제수행기관명 충북대학교 산학협력단
연구기간 2020.07.01 ~ 2027.12.31

이 발명을 지원한 국가연구개발사업

과제고유번호 1345370624
과제번호 LINC3.0-2023-5
부처명 교육부
과제관리(전문)기관명 한국연구재단
연구사업명 산학협력고도화지원
연구과제명 3단계 산학협력선도대학 육성사업(LINC3.0)(0.5)
과제수행기관명 충북대학교 산학협력단
연구기간 2022.03.01 ~ 2028.02.29

이 발명을 지원한 국가연구개발사업

과제고유번호 2340002244
과제번호 2020R1A6A1A12047945
부처명 교육부
과제관리(전문)기관명 한국연구재단
연구사업명 중점연구소(AI소재부품장비분야)
연구과제명 컴퓨터정보통신연구소
과제수행기관명 충북대학교 산학협력단
연구기간 2020.06.01 ~ 2029.05.31

명세서

청구범위

청구항 1

하부 게이트 전극의 기능을 포함하는 기관;

상기 기관 상에 형성된 절연층;

상기 절연층 상에 용액 공정을 통해 산화 인듐 박막으로 형성된 활성층; 및

상기 활성층 상에 소스 전극과 드레인 전극을 포함하여 형성된 상부 전극을 포함하되,

상기 활성층의 표면에 포커스드 플라즈마 처리 공정을 실시하여 표면 처리하고,

상기 활성층의 표면에 포커스드 플라즈마 처리 공정을 실시함에 있어서, MBE(molecular beam epitaxy) 챔버(chamber)에서 헬리컬(helical) 플라즈마 발생기를 이용하여 포커스드 플라즈마 처리 공정을 실시하고,

상기 절연층은 상기 기관 상에 SiO₂를 성장시키는 방식으로 형성되는 것이며,

상기 활성층은 용액 공정을 통해 산화 인듐 박막(Indium Oxide thin film, In₂O₃)으로 형성되는 것이고,

상기 활성층의 표면에 포커스드 플라즈마 처리 공정을 실시함에 있어서, 상기 헬리컬 플라즈마 발생기에서 방출된 포커스드 플라즈마 빔을 사용하여 포커스드 플라즈마 처리 공정을 실시하되, 3분 동안 N₂(85.5%), H₂(4.5%) 및 O₂(10%) 비율로 설정된 9 sccm의 질소-수소-산소(N₂-H₂-O₂) 혼합 가스를 사용하여 In₂O₃ 박막 표면에 포커스드 플라즈마 처리를 실시하고,

상기 활성층의 표면은 X선 광전자 분광법(XPS)으로 측정된 0 1s 피크가 금속 결합 산소(M-O), 산소 공백(O_{vac}), 금속 결합 OH 그룹(M-OH)에 해당하는 구성 요소 피크로 분해되며, 상기 포커스드 플라즈마 처리에 의해 산소 공백 피크의 상대적 면적이 감소하고, 수산기(OH)에 기인한 트랩사이트 밀도가 감소된 것이고,

상기 포커스드 플라즈마 처리된 활성층의 산소 공백은 상기 0 1s 피크의 구성 요소 피크의 상대적 면적 기준으로 37%로 감소된 것을 특징으로 하는 용액 공정 산화 인듐 박막 트랜지스터.

청구항 2

삭제

청구항 3

삭제

발명의 설명

기술 분야

[0001] 본 발명은 용액 공정 산화 인듐 박막 트랜지스터에 관한 것으로서, 더욱 상세하게는 포커스드 플라즈마를 이용하여 활성층 표면이 처리된 용액 공정 산화 인듐 박막 트랜지스터에 관한 것이다.

배경 기술

[0003] 인듐 산화물(In₂O₃)은 넓은 밴드갭(3.6~3.75 eV), 높은 광학 투과성, 높은 전하 운반자 농도, 우수한 이동성을 가진 투명 n형 반도체이고, 박막 트랜지스터(thin-film transistors, TFT)에 사용되는 가장 널리 쓰이는 비정질 금속 산화물 반도체 중 하나이다. 그 다양성 덕분에 In₂O₃는 고성능 이진 및 삼원 산화물 층을 형성하기 위해 종종 다른 금속 산화물 반도체와 함께 사용된다.

[0004] 최근 고품질 단일 성분 In₂O₃ 박막을 제조하기 위한 다양한 기술이 등장했다. 여기에는 반응성 증발, 이온 보조

증착, 스퍼터링, 원자층 증착, 펄스 레이저 증착, 용액 공정 기반 방법 등이 포함된다. 이 중 용액 공정은 다른 제조 방법에 비해 장비와 비용 면에서 상대적으로 저렴하며, 대면적 반도체 제작을 가능하게 하여 상업적 가치를 높일 수 있다. 또한 화학 첨가제가 필요 없이 질산염 전구체를 활용하여 수용액으로부터 In_2O_3 박막을 생산할 수 있다.

[0005] 한편, 용액으로 제조된 금속 산화물 층은 열처리된 진공 증착 박막에 비해 표면 품질과 소자 성능 및 안정성이 낮은 단점이 있다. 이를 개선하기 위해 도핑, 활성층 구조 공학, 전처리 및 후처리 열처리와 같은 여러 기술이 제안되었다. 특히 플라즈마 처리는 매우 효과적인 후처리 방법 중 하나로서, 기체 유형, 유속, 플라즈마 발생기의 출력 등 실험 매개변수를 개별적으로 조정하여 원하는 소자 성능 및 안정성을 개선할 수 있다.

[0006] 비정질 금속 산화물 반도체에서 소자의 전도도는 주로 산소 공백(O_{vac})에 의해 결정되며, 이는 적당한 농도에서는 도너(donor) 역할을 하지만 높은 농도에서는 전하 운반자 이동도를 감소시키는 결함을 생성할 수 있다. 따라서 산소 농도와 화학적 상태를 제어하는 것은 실용적인 TFT 적용에 있어 중요한 요소로 할 수 있다.

선행기술문헌

특허문헌

[0007] (특허문헌 0001) 대한민국 공개특허 10-2021-0043553

발명의 내용

해결하려는 과제

[0008] 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출된 것으로서, 산화 인듐 박막 트랜지스터의 전기적 특성을 향상시키기 위하여, 포커스드 플라즈마 처리 공정을 이용하여 제조된 산화 인듐 박막 트랜지스터를 제공하는 데 그 목적이 있다.

[0009] 본 발명의 목적은 이상에서 언급한 목적으로 제한되지 않으며, 언급되지 않은 또 다른 목적들은 아래의 기재로부터 통상의 기술자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0011] 이와 같은 목적을 달성하기 위한 본 발명은 용액 공정 산화 인듐 박막 트랜지스터에 관한 것으로서, 하부 게이트 전극의 기능을 포함하는 기판, 상기 기판 상에 형성된 절연층, 상기 절연층 상에 용액 공정을 통해 산화 인듐 박막으로 형성된 활성층 및 상기 활성층 상에 소스 전극과 드레인 전극을 포함하여 형성된 상부 전극을 포함 하되, 상기 활성층의 표면에 포커스드 플라즈마 처리 공정을 실시하여 표면 처리된 용액 공정 산화 인듐 박막 트랜지스터에 관한 것이다.

[0012] 상기 활성층의 표면에 포커스드 플라즈마 처리 공정을 실시함에 있어서, MBE(molecular beam epitaxy) 챔버(chamber)에서 헬리컬(helical) 플라즈마 발생기를 이용하여 포커스드 플라즈마 처리 공정을 실시할 수 있다.

[0013] 상기 절연층은 상기 기판 상에 SiO_2 를 성장시키는 방식으로 형성될 수 있다.

발명의 효과

[0015] 본 발명에 의하면, 용액공정 산화 인듐 박막 트랜지스터 제조 공정에 있어서, 활성층 표면에 포커스드 플라즈마 처리를 함으로써, 산화 인듐 박막의 전기적, 표면적 성능을 향상시킬 수 있는 효과가 있다.

도면의 간단한 설명

[0017] 도 1은 본 발명의 일 실시예에 따른 산화 인듐 박막 트랜지스터의 적층 구조를 보여주는 도면이다.

도 2는 본 발명의 일 실시예에 따른 산화 인듐 박막 트랜지스터의 개략도(a)와, 포커스드 플라즈마 처리 공정(b)을 도시한 것이다.

도 3은 본 발명의 실험에서 프리스틴 TFT 소자와 포커스드 플라즈마 처리된 TFT 소자의 출력 특성과 전달 특성

을 도시한 그래프이다.

도 4는 본 발명의 실험에서 각 TFT 소자의 전달 곡선을 도시한 것이다.

도 5는 본 발명의 실험에서 각 TFT 소자의 일정한 바이어스 하에서의 전기적 안정성을 도시한 그래프이다.

도 6은 본 발명의 실험에서 각 TFT 소자의 전달 곡선 변화를 도시한 것이다.

도 7은 본 발명의 실험에서 0 1s XPS 스펙트럼을 도시한 것이다.

도 8은 본 발명의 실험에서 각 TFT 소자의 SEM 이미지를 도시한 것이다.

도 9는 본 발명의 실험에서 각 TFT 소자의 ToF-SIMS 깊이 프로파일을 도시한 것이다.

발명을 실시하기 위한 구체적인 내용

- [0018] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 실시 예를 가질 수 있는 바, 특정 실시 예들을 도면에 예시하고 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [0019] 본 출원에서 사용한 용어는 단지 특정한 실시 예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0020] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 갖고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 갖는 의미와 일치하는 의미를 갖는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [0021] 또한, 첨부 도면을 참조하여 설명함에 있어, 도면 부호에 관계없이 동일한 구성 요소는 동일한 참조 부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다. 본 발명을 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다.
- [0022] 도 1은 본 발명의 일 실시예에 따른 산화 인듐 박막 트랜지스터의 적층 구조를 보여주는 도면이다.
- [0023] 도 1을 참조하면, 본 발명의 일 실시예에 따른 산화 인듐 박막 트랜지스터는 기판(Substrate)(110), 절연층(Insulator layer)(120), 활성층(Active layer)(130), 상부 전극(Top electrode)(142, 144)을 포함한다.
- [0024] 본 발명의 일 실시예에서 따른 산화 인듐 박막 트랜지스터는 탑 콘택트 바텀 게이트(top-contact bottom-gate) 구조로 제작될 수 있다.
- [0025] 기판(110)은 하부 게이트(Gate) 전극의 기능을 포함하고 있다. 본 발명의 일 실시예에서 기판(110)은 N형(N-type)으로 heavily 도핑된(doped) 실리콘(Si) 웨이퍼 기판으로 구현될 수 있으며, 게이트 하부 전극으로 사용된다. 예를 들어, 기판(110)은 600 μm 두께의 실리콘(Si) 웨이퍼 기판으로 구현될 수 있다.
- [0026] 절연층(120)은 기판(110) 상에 형성된다. 본 발명의 일 실시예에서 절연층(120)은 기판(110) 상에 SiO₂를 성장시키는 방식으로 형성될 수 있다. 예를 들어, 퍼니스(furnace)에서 열 산화(thermal oxidation) 공정을 통해 100 nm의 SiO₂를 성장시키는 방식으로 형성될 수 있다.
- [0027] 활성층(130)은 절연층(120) 상에 형성된다. 본 발명의 일 실시예에서 활성층(130)은 산화 인듐 박막(Indium Oxide thin film, In₂O₃)으로 형성될 수 있다. 활성층(130)을 형성함에 있어서, 용액 공정을 통해 In₂O₃ 박막을 형성할 수 있다.
- [0028] 상부 전극은 활성층(130) 상에 소스 전극(142)과 드레인 전극(144)을 포함하여 형성된다.
- [0029] 본 발명에서 활성층(130)의 표면에 포커스드 플라즈마(Focused Plasma, FP) 처리 공정을 실시하여 표면 처리한다.

- [0030] 본 발명의 일 실시예에서 N₂ 가스를 사용하여 포커스드 플라즈마 처리 공정을 실시할 수 있다.
- [0031] 본 발명의 일 실시예에서 N₂ 를 포함하는 가스 혼합물을 사용하여 포커스드 플라즈마 처리 공정을 실시할 수 있다.
- [0032] 본 발명의 일 실시예에서 N₂-H₂ 가스를 사용하여 포커스드 플라즈마 처리 공정을 실시할 수 있다.
- [0033] 본 발명의 일 실시예에서 N₂-H₂-O₂ 가스를 사용하여 포커스드 플라즈마 처리 공정을 실시할 수 있다.
- [0034] 본 발명의 일 실시예에서 활성층의 표면에 포커스드 플라즈마 처리 공정을 실시함에 있어서, MBE(molecular beam epitaxy) 챔버(chamber)에서 헬리컬(helical) 플라즈마 발생기를 이용하여 포커스드 플라즈마 처리 공정을 실시할 수 있다.
- [0036] 본 발명의 실험에서 250 °C에서 용액 처리된 In₂O₃ TFT를 고정된 가스 유량과 플라즈마 발생기 전력에서 나선형 RF 플라즈마 발생기에서 방출된 FP 빔을 사용하여 플라즈마 처리했다. 세 가지 별도의 가스 혼합물인 N₂, N₂-H₂, N₂-H₂-O₂ 을 사용한 FP 처리의 효과를 플라즈마 처리 없이 열 처리만 한 프리스틴(pristine) In₂O₃ TFT와 비교했는데, 임계 전압(V_{th}), 서브스레숧드 스윙(subthreshold swing, SS), 온 오프 전류 비(I_{on}/I_{off}), 소자 안정성과 같은 전기적 특성을 기준으로 비교하였다.
- [0037] 또한, In₂O₃ TFT의 V_{vac} 변화 추세를 X선 광전자 분광법(X-ray photoelectron spectroscopy, XPS)을 통해 조사하여 다양한 가스 혼합물을 사용한 플라즈마 처리 공정이 박막 표면의 화학적 구성에 어떤 영향을 미치는지 확인하였다.
- [0038] 도 2는 본 발명의 일 실시예에 따른 산화 인듐 박막 트랜지스터의 개략도(a)와, 포커스드 플라즈마 처리 공정(b)을 도시한 것이다.
- [0039] 도 2 (a)는 용액으로 제조된 In₂O₃ 박막을 사용하여 제작된 구조를 나타낸다. 본 발명의 실험에서 헬리컬 플라즈마 발생기(200)를 통해 질소(N₂), 질소-수소(N₂-H₂), 또는 질소-수소-산소(N₂-H₂-O₂) 혼합 기체를 사용하여 In₂O₃ 박막 표면을 처리했다. 도 2(b)는 헬리컬 플라즈마 발생기(200)를 통해 다양한 기체 혼합물을 사용한 포커스드 플라즈마 표면 처리의 개략도를 도시한 것이다.
- [0040] 도 2를 참조하면, 기판이자 게이트(gate) 전극으로 heavily doped n-type Si wafer를 사용하였으며, 퍼니스(furnace)를 사용한 습식 산화 공정을 통해 100 nm의 SiO₂ 절연층을 형성시켰다. 이후 표면에 남아있는 불순물들을 제거하기 위해서, H₂SO₄와 H₂O₂를 3:1 비율로 혼합하여 만든 sulfuric peroxide mixture 용액에 담가 60 °C의 온도에서 piranha cleaning을 진행하였다. 활성층인 In₂O₃ 박막은 용액 공정을 통해 제조하였으며, 소스 전극(source electrode)(142) 및 드레인 전극(drain electrode)(144)를 형성하기 위하여, 웨도우 마스크를 통한 썬벌 이베포레이터(thermal evaporator)를 사용하여 알루미늄(Al)을 100 nm 증착하였다.
- [0041] 본 발명의 일 실시예에서 용액공정형 TFT는 탑 컨택트 바텀 게이트(top-contact bottom-gate) 구조로 제작될 수 있다. 이를 위하여, 기판(110)은 하부 게이트(Gate) 전극의 기능을 포함하고 있고, 본 발명의 일 실시예에서 기판(110)은 N형(N-type)으로 heavily 도핑된(doped) 실리콘(Si) 웨이퍼 기판으로 구현될 수 있으며, 게이트 하부 전극으로 사용된다. 예를 들어, 기판(110)은 600 μm 두께의 실리콘(Si) 웨이퍼 기판으로 구현될 수 있다.
- [0042] 절연층(120)은 기판(110) 상에 형성된다. 본 발명의 일 실시예에서 절연층(110)은 기판(110) 상에 SiO₂ 를 성장시키는 방식으로 형성될 수 있다. 예를 들어, 퍼니스(furnace)에서 열 산화(thermal oxidation) 공정을 통해 100 nm의 SiO₂ 를 성장시키는 방식으로 형성될 수 있다.
- [0043] 활성층(130)은 절연층(120) 상에 형성된다. 본 발명의 일 실시예에서 활성층(130)은 산화 인듐 박막(Indium Oxide thin film, In₂O₃)으로 형성될 수 있다.
- [0044] 본 발명에서 불순물을 제거하기 위해 먼저 기판(110)을 수용성 세제로 세척한 후, 탈이온수(deionized(DI) water), 아세톤, 이소프로판올에서 순서대로 각각 45 °C에서 15분 동안 초음파 처리한다.

- [0045] 그리고, N₂ 가스를 이용하여 기판(110)을 건조시키고, 잔류 용매(solvent)를 제거하기 위해 오픈 박스에서 45 °C로 30분 동안 건조시켰다. 그리고, UV-오존 조사에 기판(110)을 20분 동안 노출시켜 기판과 전구체 용액 사이의 접착력을 개선한다.
- [0046] In₂O₃ 박막은 99.99% 순도의 질산 인듐 산화물[In(NO₃)₃·xH₂O]인 전구체(precursor) 용액의 졸-겔 반응에 의해 형성된다. 이 전구체 용액을 45 °C에서 2시간 동안 600 rpm/min의 속도로 교반한다. 이어서, In₂O₃ 용액을 SiO₂ 게이트 유전체 위에 30초 동안 3000 rpm으로 스핀코팅(Spin-coating)한다. 그 다음, 기판을 핫 플레이트(hot plate) 위에 놓고 공기 중에서 80 °C에서 5분간 프리 어닐링(pre-annealing)한 다음, 핫 플레이트 온도를 250 °C로 올리고 추가로 2시간 동안 어닐링하여 질산염을 인듐 산화물로 전환시킨다.
- [0047] 그리고, 선택된 산화 인듐 박막을 분자 빔 에피택시(molecular beam epitaxy, MBE) 시스템에 내장된 플라즈마 셀로 이동시키고, 헬리컬(helical) 플라즈마 발생기(200)를 사용하여 포커스드 플라즈마 처리를 한다.
- [0048] 도 2 (b)를 참조하면, 본 발명의 실험에서 N₂, N₂-H₂, N₂-H₂-O₂ 가스를 사용하여 포커스드 플라즈마 처리를 한다. 구체적으로, In₂O₃ 박막이 있는 기판을 헬리컬 플라즈마 발생기(200)가 있는 MBE 시스템에 내장된 반응 챔버로 옮기고, N₂, N₂-H₂, N₂-H₂-O₂ 가스를 사용하여 포커스드 플라즈마 처리를 한다. 본 발명의 일 실시예에서 3분 동안 9 sccm의 가스 유량으로 포커스드 플라즈마 처리 공정을 수행할 수 있다.
- [0049] 마지막으로, 100nm 두께의 알루미늄 소스 전극(142) 및 드레인 전극(144)이 플라즈마 처리되지 않은 프리스틴 TFT 소자와 포커스드 플라즈마 처리된 TFT 소자 위에 각각 증착되며, 이때 채널 길이는 2000 μm이고 채널 폭은 200 μm로 설정될 수 있다. 보다 구체적으로, In₂O₃ 위에, 약 10⁻⁶ 토르(Torr)의 압력 하에서 채널 폭이 2000 μm 이고, 길이가 200 μm인 웨도우 마스크를 통해 알루미늄을 열 증착(thermally evaporated)하는 방식으로 소스 전극(142)과 드레인 전극(144)을 형성한다. 이때, 소스 전극과 드레인 전극의 두께는 100nm로 구현할 수 있다.
- [0050] 본 발명의 실험에서 안전을 위해 N₂ 와 H₂ 의 비율을 95:5로 유지하고, N₂-H₂-O₂ 혼합물을 N₂(85.5%), H₂(4.5%) 및 O₂(10%) 비율로 설정한다.
- [0051] 본 발명의 실험에서 출력 특성, 전달 특성과 전기 안정성은 반도체 파라미터 분석기(Keithley 4200, Keithley Instruments LLC, Cleveland, Ohio)를 사용하여 어두운 상자에서 실온에서 측정되었다.
- [0052] 출력 특성 곡선은 소스-게이트 바이어스 전압(V_{gs})을 0, 8, 16 및 25V로, 소스-드레인 바이어스 전압(V_{ds})을 0.2V 단계로 0에서 25V로 스위핑하여 소스/드레인 전류(I_{ds})를 측정하여 얻었다. 전달 특성 곡선은 인가 드레인 전압 V_{ds}를 25V로 고정하고 V_{gs}를 0.5V 단위로 20V에서 25V로 스위핑하여 얻었다. 게이트 바이어스 스트레스 측정에 있어서 PBS(positive bias stability)을 위해 V_{gs}를 +20V로 수행하였다. 전달 곡선은 시험 전에 한 번, 게이트 바이어스 100초 후에 한 번, 추가 바이어스 200초 후에 한 번, 300초 후에 한 번, 게이트 바이어스 400초 후에 한 번 더 측정했다. TFT 소자는 장기 안정성 연구를 위해 주변 조건의 플라스틱 페트리 접시에 보관했다. X선 광전자 분광법(X-ray photoelectron spectroscopy, XPS, PHI Quantera-II)을 수행하여 표면 원소 분포와 산화 상태를 확인했다. ToF-SIMS(Time-of-flight secondary-ion mass spectrometry), 스타일러스 프로파일로미터, 주사 전자 현미경(scanning electron microscopy, SEM)을 사용하여 프리스틴 TFT 소자와 플라즈마 처리된 In₂O₃ 박막의 표면 형태와 수소 구성을 각각 분석하였다.
- [0053] 본 발명의 실험에서 TFT 소자의 전기적 특성을 분석하여 FP(Focused plasma) 처리에 사용된 기체가 In₂O₃ 박막의 성능에 미치는 영향을 확인하였다.
- [0054] 도 3은 본 발명의 실험에서 프리스틴 TFT 소자와 포커스드 플라즈마 처리된 TFT 소자의 출력 특성과 전달 특성을 도시한 그래프이다.
- [0055] 도 3 (a)~(d)는 본 발명의 실험에서 프리스틴 TFT 소자와 포커스드 플라즈마 처리된 TFT 소자의 출력 특성을 도시한 그래프이다.
- [0056] 도 3에서 (a) 프리스틴(pristine) TFT 소자, (b) N₂ 로 FP 처리된 In₂O₃ TFT 소자, (c) N₂-H₂ 로 FP 처리된 In₂O₃ TFT 소자, (d) N₂-H₂-O₂ 로 FP 처리된 In₂O₃ TFT 소자의 출력 특성을 도시한 것이다.

- [0057] 도 3 (a)~(d)를 참조하면, 모든 소자는 낮은 소스-드레인 전압(V_{ds})에서 선형적으로 전류가 증가하며, 더 높은 V_{ds} 에서는 포화 전류를 나타내어 In_2O_3 채널과 소스-드레인 전극 사이의 우수한 접촉을 나타냈다. 그러나 프리스틴 In_2O_3 소자는 포화 전류가 상대적으로 낮고 큰 누설 전류가 관찰되었다(a).
- [0058] 도 3 (e)~(h)는 본 발명의 실험에서 각 소자의 전달 특성을 도시한 것으로서, $V_{ds} = 25V$ 에서 포화 영역에서 각 소자의 전달 특성을 도시한 것이다.
- [0059] 도 3에서 (e) 프리스틴(pristine) TFT 소자, (f) N_2 로 FP 처리된 In_2O_3 TFT 소자, (g) N_2-H_2 로 FP 처리된 In_2O_3 TFT 소자, (h) $N_2-H_2-O_2$ 로 FP 처리된 In_2O_3 TFT 소자의 전달 특성을 도시한 것이다.
- [0060] 도 3 (e)~(h)를 참조하면, 모든 소자는 턴 온 전압이 0V 정도인 상태에서 게이트 전압이 양의 전압으로 스위칭될 때 전류가 급격히 증가하면서 양호한 n형 특성을 나타냈다. 전달 곡선은 포화 이동도(μ_{sat}), 온 오프 전류비 (I_{on}/I_{off}), 서브스레숄드 스윙(SS) 및 임계 전압(V_{th})를 추출하는 데 사용되었다.
- [0061] 도 3 (i)~(l)은 본 발명의 실험에서, (i) 포화 이동도, (j) 온 오프 전류비, (k) 임계 전압, (l) 서브스레숄드 스윙의 분포를 도시한 것이다.
- [0062] 도 3 (i)~(l)을 참조하면, 포커스드 플라즈마(FP) 처리가 TFT 소자의 전기적 성능을 개선했으며, 특히 플라즈마에서 사용된 기체 혼합물의 구성에 따라 개선 정도가 다름을 확인할 수 있다. 예를 들어, N_2 처리된 소자의 μ_{sat} 은 프리스틴 소자에 비해 두 배 증가하여 $5.06 \text{ cm}^2/V \cdot s$ 를 기록했으며, $N_2-H_2-O_2$ 처리된 소자는 평균 μ_{sat} 이 $3.8 \text{ cm}^2/V \cdot s$ 로 개선되었다. 반면 N_2-H_2 처리된 소자는 상대적으로 변화가 적었으며, 소자의 재현성이 다소 개선되었다. 모든 소자는 평균 I_{on}/I_{off} 값의 향상과 채널 간 재현성의 개선을 보였으며, $N_2-H_2-O_2$ 처리된 소자가 가장 높은 값(9.1×10^6)을 기록했다.
- [0063] TFT 소자의 SS의 경우, 프리스틴 소자는 0.3~0.4 V/dec 범위로 큰 변동성을 보였으나, 플라즈마 처리된 소자에서는 SS의 변동성이 감소하고 평균 값이 개선되었다. 이는 플라즈마 처리가 용액 공정 기반 박막에서 나타나는 무작위 결함을 제거하고 균일성을 향상시켰음을 나타낸다.
- [0064] TFT 소자의 V_{th} 도 FP 처리에서 개선되었으며, 특히 N_2 FP로 처리한 장치에서는 5V를 나타냈는데, 프리스틴 In_2O_3 가 있는 소자의 8V에 비해 낮아진 것을 확인할 수 있다. 따라서 FP는 용액 공정 In_2O_3 박막의 성능을 개선하는 것을 확인할 수 있다. 이처럼 본 발명에 의하면, FP 처리를 통해 저온 공정을 유지하면서도 전기적 특성을 향상시킬 수 있다.
- [0065] 실제 전자기기에 사용되는 TFT는 장시간 게이트 바이어스를 적용받는 경우가 많아, 전하 포획 현상이 발생할 수 있다. 이로 인해 임계 전압(V_{th})이 이동하며 소자의 성능이 저하될 수 있다.
- [0066] n형 TFT는 대부분 양의 게이트 전압으로 구동되므로, 본 발명의 실험에서 $V_{ds} = 25V$, $V_{gs} = 25V$, 누적 스트레스 시간 1000초에서 TFT 소자의 PBS에 대해 테스트되었다.
- [0067] 도 4는 본 발명의 실험에서 각 TFT 소자의 전달 곡선을 도시한 것이다.
- [0068] 도 4에서 (a) 프리스틴 TFT 소자, (b) N_2 FP 처리된 TFT 소자, (c) N_2-H_2 FP 처리된 TFT 소자, (d) $N_2-H_2-O_2$ FP 처리된 TFT 소자의 PBS 시간 함수로서의 전달 곡선이 도시되어 있다. (e)는 본 발명의 실험에 사용된 각 In_2O_3 TFT 소자의 스트레스 시간 함수로서의 ΔV_{th} 의 그래프이다.
- [0069] 도 4 (a)~(d) 에서 본 발명의 실험에 사용된 네 가지 유형의 TFT 소자에 대한 테스트 전, 테스트 중, 테스트 후의 전달 곡선이 도시되어 있다고, 도 4 (e)는 스트레스 지속 시간과 임계값 간의 관계를 도시한 것이다.
- [0070] 도 4를 참조하면, 양의 게이트 전압($V_{gs} = +20 V$)에서 양성 바이어스 안정성(PBS)을 측정할 결과, 프리스틴 소자는 1000초의 스트레스 시간 동안 V_{th} 가 +16.7 V로 크게 이동했지만, N_2 , N_2-H_2 , $N_2-H_2-O_2$ 가스로 플라즈마 처리된 소자는 각각 9.1 V, 12.4 V, 8.0 V로 감소된 이동량을 나타냈다. 이는 FP 처리가 전하 포획을 억제하고 TFT

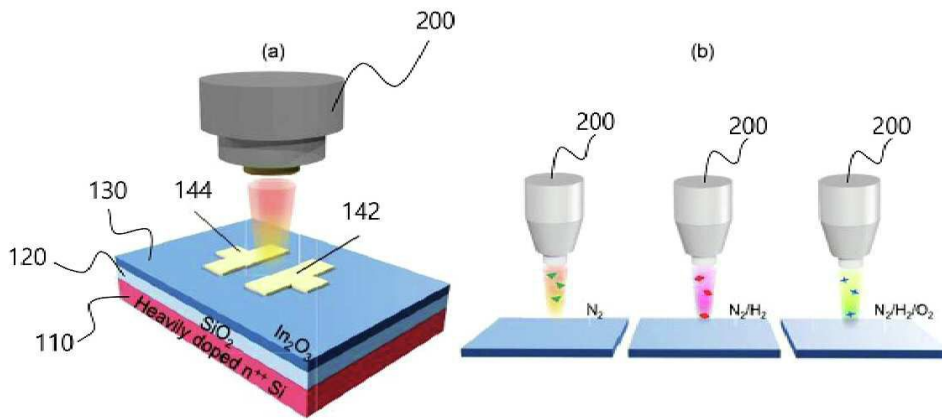
소자의 전기적 안정성을 향상시켰음을 나타낸다.

- [0071] 도 4의 실험 결과를 통해, N₂-H₂-O₂ FP 처리된 TFT 소자가 가장 좋은 안정성 개선을 보였다. 그리고, SS 값이 가장 낮은 N₂-H₂ FP 처리된 TFT 소자는 FP 처리된 소자 중에서 가장 안정성이 낮았는데, 이는 모든 트랩 사이트가 제거된 것은 아니며, 일정한 바이어스 하에서 전하 캐리어가 더 높은 활성화 에너지를 가진 타프 사이트(tarp sites)로 이동될 수 있음을 보여준다.
- [0073] 도 5은 본 발명의 실험에서 각 TFT 소자의 일정한 바이어스 하에서의 전기적 안정성을 도시한 그래프이다.
- [0074] 도 5은 일정한 V_{ds} = 25V 및 V_{gs} = 25V 바이어스 조건에서 TFT의 전류 안정성을 500초 동안 초기 전류(I_{ds0})에 대한 비율로 도시한 것이다. 측정이 끝날 무렵, 프리스틴 활성층을 가진 소자의 I_{ds}는 약 90%만큼 크게 감소한 반면, N₂, N₂-H₂ 및 N₂-H₂-O₂ FP 처리된 소자의 I_{ds}가 각각 85%, 70% 및 63% 감소했다. 모든 소자의 전류는 깊은 계면 트랩의 형성 및 충전 또는 일정한 고전기장으로 인한 대량 전자 트랩 상태의 충전과 관련된 정도의 저하를 보였다.
- [0075] TFT 소자의 실제 적용을 위해서는 주변 조건에서 소자의 장기 안정성도 필수적이다. 금속 산화물 기반 TFT 소자는 주변 조건에서 공기 중의 산소와 물을 흡착하기 쉽고, 주변 광의 UV 광자는 금속-산소 결합을 끊을 수 있다. 이러한 공정으로 인해 소자의 전기적 특성이 심각하게 저하될 수 있다.
- [0076] 본 발명의 실험에서 TFT 소자의 안정성과 신뢰성은 장기 보관 조건에서 검사되었으며, 30일 동안 주변 환경에 노출된 동안 10일마다 4가지 유형의 소자의 전달 특성을 측정했다. 30일 측정 과정 동안의 전달 곡선 변화가 도 6 (a)-(d)에 도시되어 있다.
- [0077] 도 6은 본 발명의 실험에서 각 TFT 소자의 전달 곡선 변화를 도시한 것이다.
- [0078] 도 6 (a) 프리스틴 박막을 갖는 In₂O₃ TFT 소자, (b) N₂ FP 처리된 박막을 갖는 In₂O₃ TFT 소자, (c) N₂-H₂ FP 처리된 박막을 갖는 In₂O₃ TFT 소자, (d) N₂-H₂-O₂ FP 처리된 박막을 갖는 In₂O₃ TFT 소자의 전달 곡선 변화가 도시되어 있다.
- [0079] 도 6 (a)~(d)를 참조하면, 프리스틴 TFT 소자의 특성 곡선은 처음 10일 동안 큰 변화를 일으키지 않았지만 그 이후로는 점진적인 저하가 관찰되었다. 특히, 도 7 (a)에 도시된 바와 같이, 온(on) 전류가 10배 이상 감소했다. 반면, N₂ FP로 처리된 In₂O₃ TFT는 30일 이내에 유사한 전달 특성 곡선을 보였으며 큰 변화 없이 비교적 안정적이었다(도 6 (b)). N₂-H₂ 및 N₂-H₂-O₂ FP 처리된 In₂O₃ TFT는 오프(off) 전류가 약간 증가하면서 작은 변화를 보였다(도 6 (c)~(d)).
- [0080] 도 6 (e)~(g)는 본 발명의 실험에서 관련된 전기적 파라미터의 변화를 도시한 그래프이다.
- [0081] 도 6 (e) 포화 이동도(μ_{sat}), (f) 온 오프 전류비(I_{on}/I_{off}), (g) 임계 전압(V_{th})의 변화가 박스 플롯(box plot)으로 도시되어 있다.
- [0082] 도 6 (e)~(g)를 참조하면, 30일 측정 동안 모든 소자의 전반적인 성능이 감소했다. 반면, 프리스틴 In₂O₃ 박막이 있는 소자의 μ_{sat} 열화는 FP 처리 소자보다 상당히 심각했으며 평균 μ_{sat} 가 1.6 cm²V⁻¹s⁻¹에서 0.29 cm²V⁻¹s⁻¹로 5배 감소했다.
- [0083] 반면, 플라즈마 처리된 소자의 μ_{sat} 열화는 30%에 불과했다. N₂ FP로 처리한 In₂O₃ TFT의 경우, 주변 조건에 30일 노출된 후에도 μ_{sat} 가 3 cm²V⁻¹s⁻¹ 이상으로 유지되었다(도 6 (e)). 마찬가지로, 도 6 (f)에 나타난 바와 같이, 프리스틴 소자의 I_{on}/I_{off}는 플라즈마 처리된 소자보다 훨씬 더 빨리 열화되는 것을 확인할 수 있다.
- [0084] 그리고, 프리스틴 활성층이 있는 소자는 실험 시간 동안 V_{th}가 꾸준히 증가했다. N₂ 및 N₂-H₂-O₂ FP 플라즈마 처리된 활성층은 주변 조건에서 안정적인 V_{th}를 보였지만, N₂-H₂ 플라즈마 처리된 활성층이 있는 소자의 V_{th}는 감소했다(도 6 (g)). 소자 성능에서 발생하는 히스테리시스는 물에 의해 유도된 트랩 상태 때문이라는 것이 알려져 있으므로, 공기 중의 H₂O 흡착은 TFT 소자의 전기적 특성에 영향을 미치는 얇은 수용체와 같은 트랩으로 간

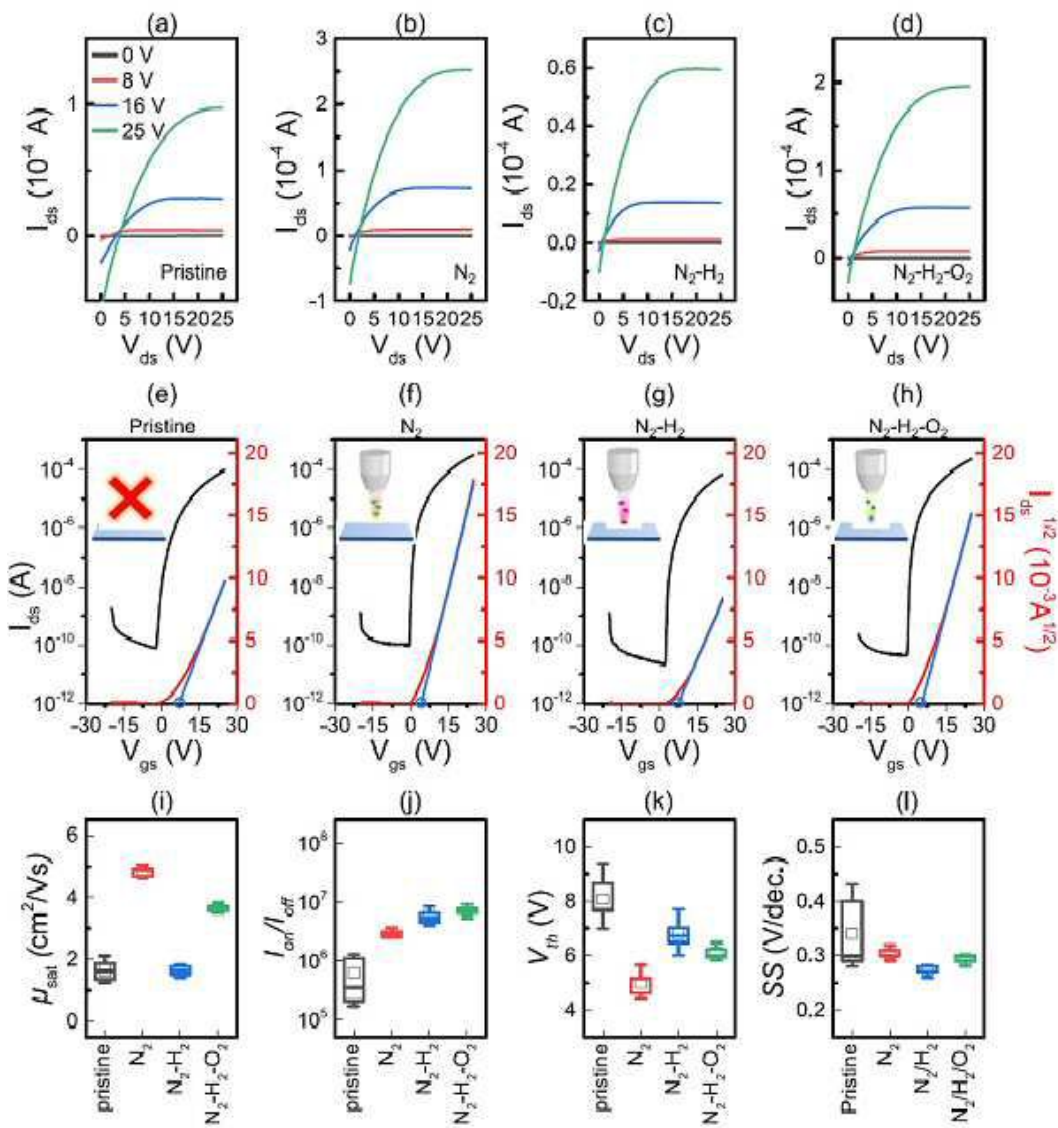
주될 수 있다. 본 발명의 실험에서 N₂ 가스로 플라즈마 처리된 활성 층이 있는 장치가 가장 높은 주변 안정성을 달성했다.

- [0085] 이처럼 본 발명의 실험에서 FP 처리는 산소 공백(O_{vac}) 및 수산기(OH) 밀도를 줄여 트랩 사이트 밀도를 감소시켰으며, 이는 μ_{sat} 및 I_{on}/I_{off}의 감소를 억제하는 데 기여했다.
- [0086] 일반적으로 산화물 반도체의 O_{vac}은 얇은 도너(donors)로 기능하며, 산화물 반도체 캐리어 농도와 산화물 반도체 TFT의 성능을 제어하는 요소로, 플라즈마 처리가 영향을 미칠 수 있다. 본 발명이 실험에서 활성층 구성에 대한 FP 처리의 효과를 조사했다.
- [0087] 도 7은 본 발명의 실험에서 0 1s XPS 스펙트럼을 도시한 것이다.
- [0088] 도 7에서 (a) 프리스틴 In₂O₃ 박막을 구비한 TFT 소자, (b) N₂ 가스로 FP 처리된 In₂O₃ 박막을 구비한 TFT 소자, (c) N₂-H₂ 가스로 FP 처리된 In₂O₃ 박막을 구비한 TFT 소자, (d) N₂-H₂-O₂ 가스로 FP 처리된 In₂O₃ 박막을 구비한 TFT 소자의 0 1s XPS(X-ray photoelectron spectroscopy) 스펙트럼을 도시한 것이다.
- [0089] 도 7 (a)~(d)에서, XPS를 사용하여 0 1s 피크를 측정하여 프리스틴, N₂, N₂-H₂, N₂-H₂-O₂ FP 처리된 In₂O₃ 박막을 분석했다. 0 1s 피크는 금속 결합 산소(M-O), O_{vac}, 금속 결합 OH 그룹(M-OH)에 해당하는 세 개의 가우시안 피크로 구성되었다.
- [0090] 도 7 (e)는 본 발명의 실험에서 네 가지 유형의 박막에 대한 구성 요소 피크의 상대적 면적을 나타낸다. O_{vac}은 일반적으로 산화물 반도체 TFT에서 얇은 도너로 작용한다고 해도, O_{vac}의 밀도가 너무 높을 때 전하 트래핑을 유발하여 소자의 전기적 성능에 부정적인 영향을 미칠 수 있다.
- [0091] 본 발명이 실험에서 FP를 사용하면 O_{vac} 피크의 상대적 면적이 감소하여 과도한 O_{vac}가 채워졌음을 나타내며, 이는 플라즈마 처리에서 증가한 M-O 피크에서도 확인되었다. 가장 낮은 O_{vac} 농도는 N₂-H₂ FP 처리 활성층에서 관찰되었으며, 이는 전하 캐리어 이동도에서 개선을 보이지 않았고 게이트 바이어스 안정성 측정에서 약간의 개선만 보였다. N₂ 또는 N₂-H₂-O₂ FP 처리된 TFT 소자는 유사한 성능 개선을 보였으며, 두 활성층 모두에서 O_{vac}는 약 37%로 감소했다. 이는 최적의 농도에 가깝고, 그 이상에서는 프리스틴 TFT 소자와 같이 O_{vac}가 트랩 사이트 역할을 하여 이동도를 감소시키고 SS를 증가시키는 반면, 낮은 농도에서는 전자 공여체로서의 역할이 방해를 받는다는 것을 시사한다. 또한, 금속 산화물 박막 OH 그룹은 국소적 결합 상태를 생성하여 전하 이동을 방해한다. M-OH 피크는 모든 플라즈마 처리된 박막에서 감소하여 트랩 사이트 밀도가 감소했으며, 이는 프리스틴 TFT 소자에 비해 FP 처리된 박막을 갖는 모든 TFT 소자에서 감소된 SS 값으로 관찰되었다.
- [0092] 또한, FP 처리가 에칭 측면에서 소자 박막의 표면 형태에 영향을 미치는지 조사하기 위해 SEM을 사용하여 소자 표면을 테스트했다.
- [0093] 도 8은 본 발명의 실험에서 각 TFT 소자의 SEM 이미지를 도시한 것이다.
- [0094] 도 8에서 (a) 프리스틴 In₂O₃ 박막을 구비한 TFT 소자, (b) N₂ 가스로 FP 처리된 In₂O₃ 박막을 구비한 TFT 소자, (c) N₂-H₂ 가스로 FP 처리된 In₂O₃ 박막을 구비한 TFT 소자, (d) N₂-H₂-O₂ 가스로 FP 처리된 In₂O₃ 박막을 구비한 TFT 소자의 SEM(scanning electron microscopy) 이미지를 도시한 것이다.
- [0095] 도 8 (a)~(d)는 X50 배율에서 In₂O₃ 박막의 SEM 이미지를 보여준다. SEM 이미지는 채널 폭과 필름 두께에 영향을 미치지 않으며 In₂O₃ 박막은 유사하고 균일하고 밀도가 높고 매끄러운 특성을 나타낸다. 스타일러스 프로파일로미터(stylus profilometer)로 측정된 채널 길이(L_{ch})는 일정하며 0.2mm이다.
- [0096] 도 9는 본 발명의 실험에서 각 TFT 소자의 ToF-SIMS 깊이 프로파일을 도시한 것이다.
- [0097] 도 9에서 (a) 프리스틴 In₂O₃ 박막을 구비한 TFT 소자, (b) N₂ 가스로 FP 처리된 In₂O₃ 박막을 구비한 TFT 소자, (c) N₂-H₂ 가스로 FP 처리된 In₂O₃ 박막을 구비한 TFT 소자, (d) N₂-H₂-O₂ 가스로 FP 처리된 In₂O₃ 박막을 구비한 TFT 소자의 ToF-SIMS 깊이 프로파일을 도시한 것이다.

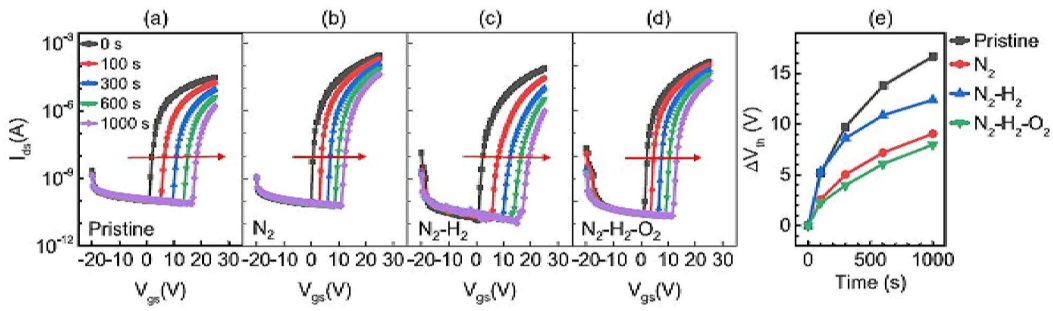
도면2



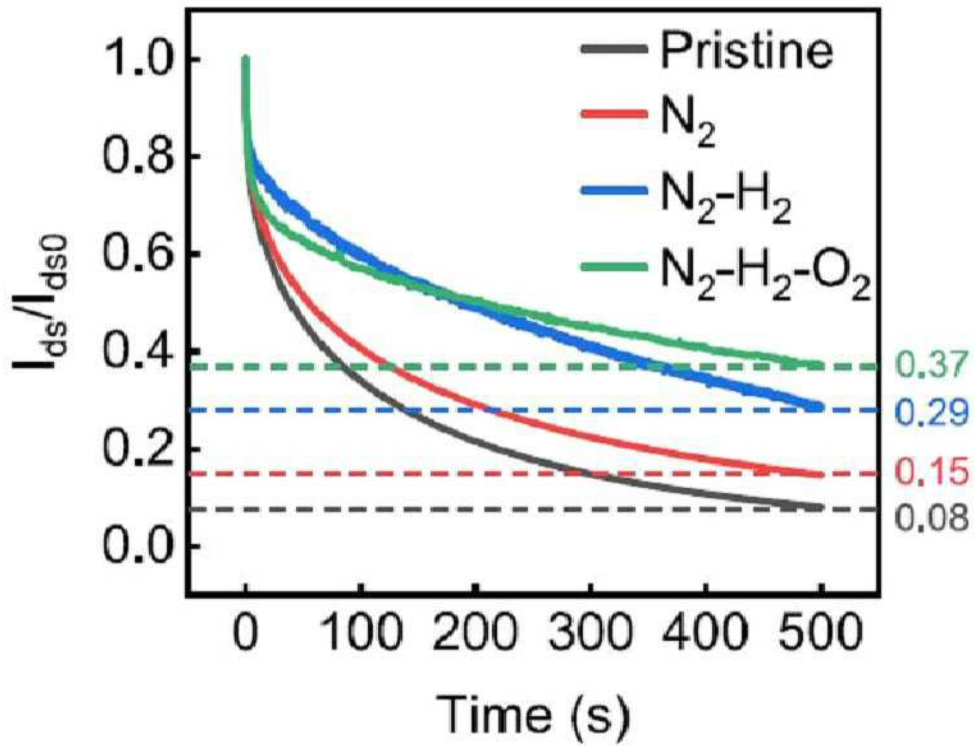
도면3



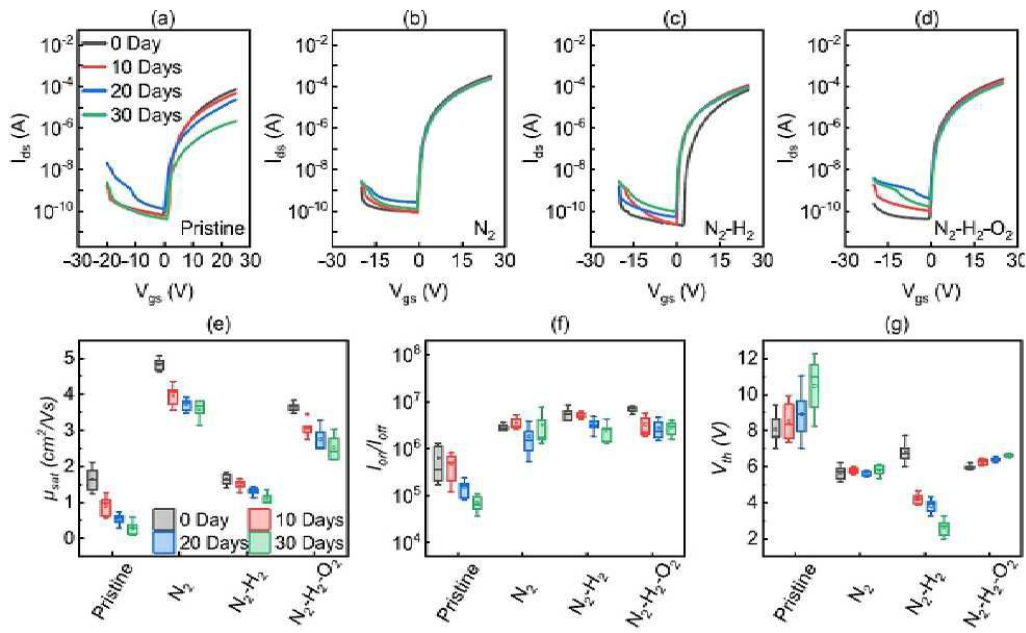
도면4



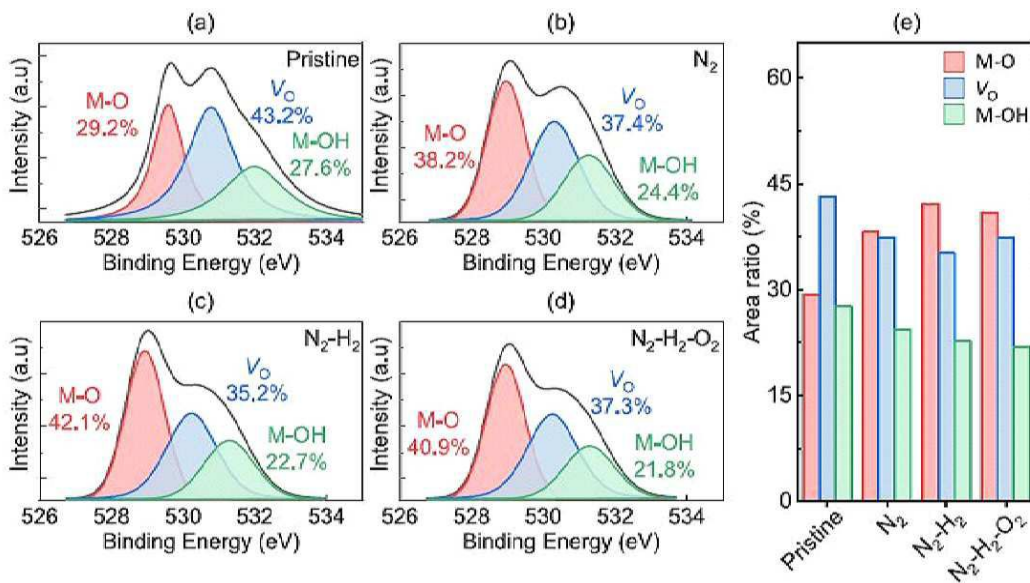
도면5



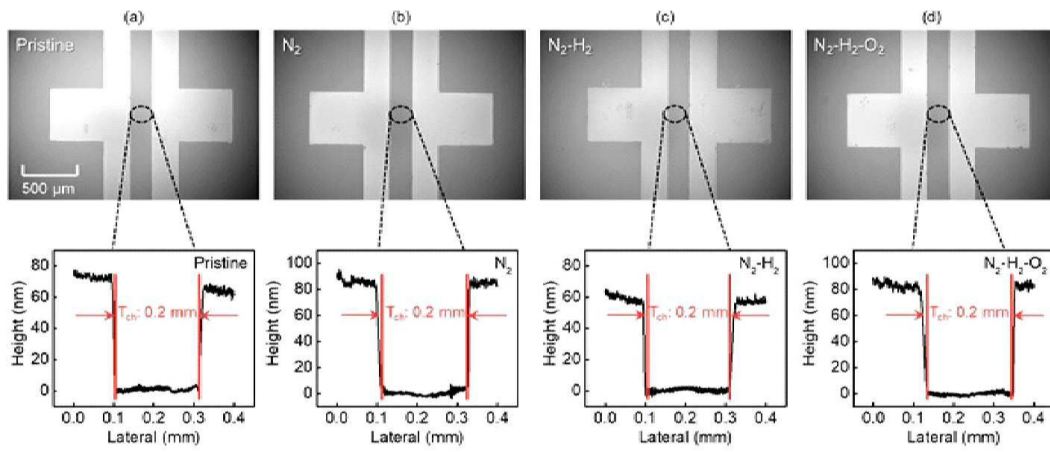
도면6



도면7



도면8



도면9

